

**МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ**  
**Львівський національний університет імені Івана Франка**  
**Факультет електроніки та комп'ютерних технологій**  
**Кафедра радіофізики та комп'ютерних технологій**

**Затверджено**

На засіданні кафедри РФКТ  
факультету електроніки та комп'ютерних  
технологій  
Львівського національного університету  
імені Івана Франка  
(протокол №            від            2023 р.)

Завідувач кафедри

\_\_\_\_\_ Іван КАРБОВНИК

**Силабус з навчальної дисципліни**  
**«Вбудовані нейромережеві пристрої»,**  
**що викладається в межах ОПП «Комп'ютерні науки» першого**  
**(бакалаврського) рівня вищої освіти для здобувачів з**  
**спеціальності 122 «Комп'ютерні науки»**

<b>Назва дисципліни</b>	Вбудовані нейромережеві пристрої / Embedded neural network devices
<b>Адреса викладання дисципліни</b>	вул. Тарнавського, 107, м. Львів, 79017
<b>Факультет та кафедра, за якою закріплена дисципліна</b>	Факультет електроніки та комп'ютерних технологій, кафедра радіофізики та комп'ютерних технологій
<b>Галузь знань, шифр та назва спеціальності</b>	12 «Інформаційні технології», 122 «Комп'ютерні науки»
<b>Викладачі дисципліни</b>	Любунь Зіновій Михайлович, канд. техн. наук, доцент, доцент. Рабик Василь Григорович, канд. техн. наук, доцент, доцент.
<b>Контактна інформація викладачів</b>	Zinoviy.Lyubun@lnu.edu.ua <a href="https://electronics.lnu.edu.ua/employee/lyubun-z-m">https://electronics.lnu.edu.ua/employee/lyubun-z-m</a> Vasyl.Rabyk@lnu.edu.ua <a href="https://electronics.lnu.edu.ua/employee/rabyk-v-h">https://electronics.lnu.edu.ua/employee/rabyk-v-h</a>
<b>Консультації з питань навчання по дисципліні відбуваються</b>	Консультації в день проведення лекційних/лабораторних занять (за попередньою домовленістю): ОЛ1, корпус ф-ту електроніки та комп'ютерних технологій, вул. ген. Тарнавського, 107, м. Львів. Також можливі онлайн-консультації через MS Teams. Для погодження часу онлайн-консультацій слід писати на електронну пошту викладача.
<b>Сторінка дисципліни</b>	<a href="https://teams.microsoft.com/l/channel/19%3aLe8UDOP1n2q8oMnPzCul0QmKUEsA9ys9tPeUCKGp0tQ1%40thread.tacv2/%25D0%2597%25D0%25B0%25D0%25B3%25D0%25B0%25D0%25BB%25D1%258C%25D0%25BD%25D0%25B5?groupId=3d6ab99b-9de2-4286-a72c-58c17f26f2b5&amp;tenantId=70a28522-969b-451f-bdb2-abfea3aaa5bf">https://teams.microsoft.com/l/channel/19%3aLe8UDOP1n2q8oMnPzCul0QmKUEsA9ys9tPeUCKGp0tQ1%40thread.tacv2/%25D0%2597%25D0%25B0%25D0%25B3%25D0%25B0%25D0%25BB%25D1%258C%25D0%25BD%25D0%25B5?groupId=3d6ab99b-9de2-4286-a72c-58c17f26f2b5&amp;tenantId=70a28522-969b-451f-bdb2-abfea3aaa5bf</a>
<b>Інформація про дисципліну</b>	Дисципліна «Вбудовані нейромережеві пристрої» є складовою циклу дисциплін професійної та практичної підготовки за блоком вибіркових дисциплін «Комп'ютерно-інженерні інтелектуальні системи» зі спеціальності 122 «Комп'ютерні науки» для освітньої програми «Комп'ютерні науки», яка викладається в восьмому семестрі в обсязі 5 кредитів (за Європейською Кредитно-Трансферною Системою – ECTS).
<b>Коротка анотація дисципліни</b>	Навчальну дисципліну розроблено таким чином, щоб надати учасникам необхідні знання, для реалізації апаратних і програмних складових вбудованих систем аналізу даних з використанням нейронних мереж. Тому у дисципліні значна увага приділена розгляду програмованих логічних інтегральних схем (ПЛІС), архітектурі сучасних ПЛІС FPGA, архітектурі вбудованих систем, нейронних мереж, нейронним мережам для класифікації даних, прогнозуванню даних на основі багат шарових нейронних мереж та радіальних базисних функцій, використанню рекурентних нейронних мереж в системах управління.
<b>Мета та цілі дисципліни</b>	<i>Мета:</i> Формування у студентів теоретичних основ побудови, архітектури, функціонування вбудованих систем та нейронних мереж для прогнозування, класифікації, розпізнавання даних. <i>Цілі:</i> Ознайомлення студентів з реалізацією на основі ПЛІС FPGA основних компонентів нейронів, вбудованих нейромережевих пристроїв на основі середовища розробки Quartus II.
<b>Література для вивчення дисципліни</b>	Основна література: 1. Терейковський І. А., Бушуєв Д. А., Терейковська Л. О. Штучні нейронні мережі: базові положення: навчальний посібник – Київ : КПІ ім. Ігоря Сікорського, 2022. – 123 с. 2. Любунь З. М. Інтелектуальний аналіз даних. / З. М. Любунь, В. Г. Рабик, І. Д. Карбовник /: Методичні вказівки до виконання лабораторних робіт для студентів за напрямом підготовки 6.050101

“Комп’ютерні науки” – Львів: Видавничий центр ЛНУ імені Івана Франка, 2015. –70 с.

3. Казимир В.В. Проектування комп’ютерних систем на основі мікросхем програмованої логіки : монографія / С. А. Іванець, Ю. О. Зубань, В. В. Казимир, В. В. Литвинов. – Суми : Сумський державний університет, 2013. – 313 с.
4. Аврунін О.Г. Основи мови VHDL для проектування цифрових пристроїв на ПЛІС: навч. посібник / О.Г. Аврунін, Т.В. Носова, В.В. Семенець. – Харків: ХНУРЕ, 2018. – 196 с.
5. A. Arockia Bazil Raj, FPGA-Based Embedded System Developer’s Guide. 2018. – P. 806.
6. Лахно В.А. Технології проектування комп’ютерних систем (частина 1) / Б.С. Гусєв, В.В. Смолій, М.Д. Місюра, Д.Ю. Касаткін. - К.: НУБіП України, 2019. – 250 с.
7. Cyclone III Device Handbook. Volume 1. [Електронний ресурс] Режим доступу: <https://www.farnell.com/datasheets/1536834.pdf>
8. DE0 User Manual. [Електронний ресурс] Режим доступу: [https://www.terasic.com.tw/cgi-bin/page/archive\\_download.pl?Language=China&No=364&FID=0c266381d75ef92a8291c5bbdd5b07eb](https://www.terasic.com.tw/cgi-bin/page/archive_download.pl?Language=China&No=364&FID=0c266381d75ef92a8291c5bbdd5b07eb)

Додаткова література:

9. Liubun Z. Hover Signal-Profile Detection / Liubun, V. Mandziy, H. Klein, O. Karpin, V. Rabyk // Proceedings of the XV International Scientific and Technical Conference “Computer Science and Information Technologies” – 2020. P. 7 – 10.
10. Zinovij Liubun. Neural-network-based Gesture Detection for Capacitive Sensing. Zinovij Liubun, Vasyl Mandziy, Oleksandr Karpin, Vasyl Rabyk // Proceedings of 16th International Conference on “Advanced Trends in Radioelectronics, Telecommunications and Computer Engineering”.-2022/ P. 362 – 365.
11. Karpin O. Method of Neural Network Training with Integer Weights / O. Karpin, V. Mandziy, Z. Liubun, V. Rabyk // Proceedings of the XI<sup>th</sup> International Scientific and Practical Conference “Electronics and Information Technologies” (ELIT – 2019), September 16 – 18, 2019, Lviv, Ukraine. P. 168 – 172.
12. Цемко А., Берко, Я. Бігдай В., Любунь З. Використання бібліотеки програм TENSORFLOW для реалізації нейромереж на мікроконтролерах фірми INFINEON TECHNOLOGIES AG. // Електроніка та інформаційні технології. - 2020. - Випуск 14. – С. 64–72.
13. Liubun Z. Processing Sensor Signal Under Low Values of Signal to Noise Ratio Liubun, Z., Bryk, B., Mandziy, V., Kalivoshka, B., Velhosh, S. 2023 IEEE 13th International Conference on Electronics and Information Technologies, ELIT 2023 - Proceedings, **2023**, pp. 73–76.
14. Suresh N. Embedded systems design. – 141 p. [Електронний ресурс]. – Режим доступу: [https://mrcet.com/downloads/digital\\_notes/ECE/IV%20Year/EMBEDDED%20SYSTEMS%20DESIGN.pdf](https://mrcet.com/downloads/digital_notes/ECE/IV%20Year/EMBEDDED%20SYSTEMS%20DESIGN.pdf)
15. Tsmots I. Implementation of Base Components of Neuro-like Cryptographic Data Protection Systems on FPGA / I. Tsmots, R. Tkachenko, V. Teslyuk, V. Rabyk, Yu. Opotyak // Proceedings of the 2023 IEEE 13th International Conference on Electronics and Information Technologies (ELIT), September 26 – 28, 2023, Lviv, Ukraine. – Lviv: 2023. P. 196 – 201.
16. Цмоць І. Реалізація сигмоїдальних функцій активації на ПЛІС для

	нейронних мереж / І. Цмоць, В. Рабик, І. Ігнатів // Електроніка та інформаційні технології. – 2019. – Вип. 11. – С. 39–51.
<b>Обсяг курсу</b>	Сумарно 150 годин. Із них 32 години лекцій, 32 години лабораторних робіт і 86 годин самостійної роботи.
<b>Очікувані результати навчання</b>	<p>Після завершення цього курсу студент буде:</p> <ul style="list-style-type: none"> <li>- <i>Знати</i> узагальнену архітектуру вбудованої системи; загальні поняття про програмувану логіку та її архітектуру; переваги та проблеми при використанні різних типів нейронних мереж у вбудованих пристроях опрацювання інформації; особливості використання сучасних обчислювальних архітектур на базі ПЛІС FPGA для реалізації нейронних мереж та їх компонентів; середовище розробки цифрових систем Quartus II; базові структури нейронних мереж та методи їх реалізації для аналізу даних.</li> <li>- <i>Вміти</i> проектувати вбудовані системи на основі ПЛІС FPGA з використання середовища розробки Quartus II; проектувати основні компоненти нейронів та нейронні мережі на основі ПЛІС FPGA; реалізовувати базові структури нейронних мереж у вбудованих пристроях.</li> </ul> <p>Після вивчення даного курсу «Вбудовані нейромережеві пристрої» здобувачі набудуть таких Загальних, Фахових компетентностей та Програмних результатів навчання:</p> <p>ЗК1. Здатність до абстрактного мислення, аналізу та синтезу.  ЗК2. Здатність застосовувати знання у практичних ситуаціях.  ЗК3. Знання та розуміння предметної області та розуміння професійної діяльності.</p> <p>СК 8. Здатність проектувати та розробляти програмне забезпечення із застосуванням різних парадигм програмування: узагальненого, об'єктно-орієнтованого, функціонального, логічного, з відповідними моделями, методами й алгоритмами обчислень, структурами даних і механізмами управління.</p> <p>ПР 4 Використовувати методи обчислювального інтелекту, машинного навчання, нейромережевої та нечіткої обробки даних, генетичного та еволюційного програмування для розв'язання задач розпізнавання, прогнозування, класифікації, ідентифікації об'єктів керування тощо.  ПР 12. Застосовувати методи та алгоритми обчислювального інтелекту та інтелектуального аналізу даних в задачах класифікації, прогнозування, кластерного аналізу, пошуку асоціативних правил з використанням програмних інструментів підтримки багатовимірного аналізу даних на основі технологій DataMining, TextMining, WebMining.</p>
<b>Ключові слова</b>	Вбудовані системи, архітектура вбудованих систем, середовище розробки Quartus II, ПЛІС FPGA сімейства Cyclone III, нейронні мережі, нейрон, компоненти нейронів, функції активації.
<b>Формат курсу</b>	Очний
	Проведення лекцій, лабораторних робіт та консультації для поглибленого розуміння тем.
<b>Теми</b>	Див. СХЕМА КУРСУ
<b>Підсумковий контроль, форма</b>	Залік в кінці семестру.
<b>Пререквізити</b>	Для вивчення курсу студенти потребують базових знань з дисциплін: «Математичний аналіз», «Електротехніка та електроніка»,

	<p>«Алгоритмізація та програмування»,  «Об'єктно-орієнтоване програмування»,  «Архітектура обчислювальних систем та комп'ютерна схемотехніка»,  «Цифрова обробка сигналів».</p>
<p><b>Навчальні методи та техніки, які будуть використовуватися під час викладання курсу</b></p>	<p>Інформаційні методи (лекції, презентації, лабораторні роботи, виконання індивідуальних завдань, робота у групі, обговорення, консультації для поглибленого розуміння тем, бесіда, ілюстрація, демонстрація);  дедуктивні методи на основі узагальнень;  евристичні методи (проблемна лекція);  інтерактивні методи (дискусія).</p>
<p><b>Необхідне обладнання</b></p>	<p>Для проведення лекційних занять:  - ноутбук HP Laptop 15 (процесор Intel(R) Core(TM) i5-1035, 8GB оперативної пам'яті, HDD 512GB);  - мультимедійне обладнання (проектор, проєкційний екран, дошка настінна, звуковий підсилювач та аудіосистема);  - комутатор мережевий для доступу до мережі Internet.  Для проведення лабораторних занять:  -- програмне забезпечення:  - ОС Windows 10 PRO;  - IDE Quartus II, ver. 9.0;  - IDE CodeBlocks v.13.12.  -- обладнання:  - комп'ютерна лабораторія з 15 робочими місцями;  - монітори TFT 22";  - системні блоки (процесор Intel(R) Core(TM) i3-71000, 8GB оперативної пам'яті, HDD 512 GB) – 12 шт.;  - системні блоки (процесор AMD Athlon 2800 MHz, 4GB оперативної пам'яті, HDD 512 GB) – 3 шт.;  - комутатор мережевий для доступу до мережі Internet;  - лабораторні стенди DE0;  - цифрові осцилографи –DS1052E, DS1054Z;  - генератори - UNI-T UTG1010A, FY6900;  - блоки живлення - Б5 - 48;  - мультиметри – MS8265, UNI-T UTM120B, MY65.</p>
<p><b>Критерії оцінювання (окремо для кожного виду навчальної діяльності)</b></p>	<p>Оцінювання проводиться упродовж семестру за 100-бальною шкалою. Бали нараховуються за такими видами робіт із таким співвідношенням:  - лабораторні роботи: 70% семестрової оцінки; максимальна кількість балів 70.  - змістова контрольна робота 1: 15% семестрової оцінки; максимальна кількість балів 15.  - змістова контрольна робота 2: 15% семестрової оцінки; максимальна кількість балів 15.  Підсумкова максимальна кількість балів 100.</p> <hr/> <p><b>Контрольні заміри знань проводять у формі стандартних практичних завдань з реалізацією їх на стендах DE0 і теоретичних питань.</b>  <b>Академічна доброчесність:</b> Очікується, що лабораторні та контрольні роботи студентів будуть їхніми оригінальними дослідженнями або міркуваннями. Відсутність посилань на використані джерела, фабрикування джерел, списування, втручання в роботу інших студентів становлять, але не обмежують, приклади можливої академічної недоброчесності. Виявлення ознак академічної недоброчесності в написанні завдань студентом є підставою для їх незарахування</p>

викладачем, незалежно від масштабів плагіату або спроб обману. Жодні форми порушення академічної доброчесності не толеруються.

**Відвідування занять** є важливою складовою навчання. Очікується, що всі студенти відвідають усі лекції та лабораторні заняття курсу. Студенти повинні інформувати викладача про неможливість відвідати заняття. У будь-якому випадку студенти зобов'язані дотримуватися всіх термінів, визначених для виконання всіх видів робіт, передбачених курсом.

**Література.** Уся література, яку студенти не зможуть знайти самостійно, буде надана викладачем виключно в освітніх цілях без права її передачі третім особам. Студенти також заохочуються до використання іншої літератури та джерел, зокрема наукової літератури, яка відсутня серед обов'язкової та рекомендованої.

**Політика виставлення балів.** Враховуються бали, набрані за виконання контрольних робіт та бали за виконання лабораторних робіт. Обов'язково враховуються присутність на заняттях та активність студента під час заняття; наголошується на недопустимості пропусків та запізнь на заняття; користування мобільним телефоном, планшетом або іншими мобільними пристроями під час заняття в цілях не пов'язаних з навчанням, списування та плагіат; несвоєчасне виконання поставлених завдань і т. ін.

**Оцінювання лабораторних робіт** (14 лабораторних робіт, максимальна кількість балів - 70) відбувається шляхом оцінки роботи студента під час проведення лабораторної роботи в лабораторії (0-3 бали за одну роботу) та захисту і оформленні звіту по виконаній лабораторній роботі (0-2 бали за одну роботу). Разом 5 балів – максимальна оцінка за виконання, оформлення звіту і захист лабораторної роботи. У підсумку максимальна кількість балів за виконані і захищені лабораторні роботи складає 70 балів.

Бали оцінювання лабораторних робіт нараховуються за наступним співвідношенням:

- *виконання лабораторної роботи:*

- 3 бали – студент повністю підготовлений і в повному об'ємі виконав дослідницьку частину лабораторної роботи;

- 2 бали - студент не повністю підготовлений і не повністю виконав дослідницьку частину лабораторної роботи;

- 1 бал - студент слабо підготовлений і тільки частково виконав дослідницьку частину лабораторної роботи.

- *захист лабораторної роботи та оформлення звіту про її виконання:*

- 2 бали – на високому рівні захищена теоретична та дослідницька частини лабораторної роботи, якісно і в повному об'ємі виконаний звіт;

- 1 бал - не достатній рівень захисту однієї з частин лабораторної роботи, є зауваження до оформлення звіту.

**Оцінювання модульних контрольних робіт** (2 змістові контрольні роботи, 15 балів за кожен). Пишуться студентами на лабораторних заняттях без використання допоміжних засобів (мобільні телефони, планшети та ін.); результат пересилається у файлі формату \*.pdf до відповідної теки веб-сторінки дисципліни. Всі питання контрольних робіт поділяються на теоретичні і практичні. Практичні питання реалізуються в середовищі розробки Quartus II та запускаються на лабораторних стендах DE0.

Бали оцінювання змістових модулів нараховуються за наступним співвідношенням:

15-12 балів - розглянуті теоретичні питання висвітлені в повному

	<p>обсязі, містять аргументовані висновки. Реалізовані практичні завдання повністю робочі та запущені і продемонстровані викладачу на лабораторному стенді DE0. Можуть бути присутні несуттєві помилки та невідповідності.</p> <p>11-8 балів – висвітлені не повністю теоретичні питання. Виявлено знання і розуміння теоретичних питань, проте присутні неточності та/або невідповідності. Реалізовані не повністю практичні завдання та не всі продемонстровані на лабораторному стенді DE0.</p> <p>7-4 бали – відстежується загальне розуміння розглянутих теоретичних питань. Виявлені множинні неточності та невідповідності їх висвітлення. Реалізовані окремі практичні завдання та не всі продемонстровані на лабораторному стенді DE0.</p> <p>3-1 бал – студент погано розуміє теоретичні питання. Виявлені суттєві неточності та невідповідності. Реалізовані практичні завдання містять суттєві помилки і не продемонстровані на лабораторному стенді DE0.</p> <p><b>Критерії оцінювання результатів неформальної освіти:</b>  Нарахування балів відбувається за написання студентом тез доповідей на конференціях, наукових статей, участь у діяльності наукових гуртків, участь у наукових семінарах та круглих столах, конкурсах, участь у заходах неформальної освіти за отримання сертифікатів про проходження навчання на різних освітніх платформах (Coursera, Prometheus тощо), курсах на провідних ІТ компаніях за тематикою навчальної дисципліни. Кількість балів визначається відсотком покриття результатів відповідної активності до вимог результатів навчання з навчальної дисципліни.</p>
<p><b>Питання до контрольних робіт</b></p>	<p>Перелік всіх питань і завдань для проведення підсумкової оцінки знань усіх тем курсу до змістових контрольних робіт розміщено на веб-сторінці курсу.</p> <p>Нижче приведено тільки перелік теоретичних питань:</p> <ol style="list-style-type: none"> <li>1. Визначення вбудованих систем. Базова структура вбудованої системи. Класифікація вбудованих систем.</li> <li>2. Елементи вбудованих систем. Давачі та виконавчі пристрої у вбудованих системах.</li> <li>3. Історія розвитку програмованих логічних пристроїв (ПЛП). Перепрограмовувані пам'ятовуючі пристрої (ППЗП). Реалізація логічних функцій на мікросхемах ППЗП.</li> <li>4. Програмовані логічні матриці (ПЛМ). Схемотехніка ПЛМ.</li> <li>5. Розширення ПЛМ по числу входів і виходів.</li> <li>6. Програмована матрична логіка (ПМЛ). Схемотехніка ПМЛ.</li> <li>7. Базові матричні кристали (БМК). Схемотехніка БМК.</li> <li>8. ПЛІС FPGA. Архітектура FPGA.</li> <li>9. ПЛІС FPGA сімейства Cyclon III.</li> <li>10. Логічні елементи і блоки масивів логіки в FPGA сімейства Cyclone III. Режими роботи логічних елементів.</li> <li>11. Блоки пам'яті та вбудовані блоки множення в FPGA сімейства Cyclone III.</li> <li>12. Структура проекту мовою VHDL. Приклад реалізації проекту.</li> <li>13. Оператори мови VHDL. Послідовні та паралельні оператори. Навести приклади.</li> <li>14. Процедури і функції в мові VHDL.</li> <li>15. Алгоритми апаратної реалізації сигмоїдальної функції активації на ПЛІС FPGA.</li> <li>16. Алгоритм реалізації суми добутків на основі дистрибутивної арифметики.</li> </ol>

	<p>17. Математична модель нейрона.</p> <p>18. Функції активації та їх властивості.</p> <p>19. Вимоги до навчаючих пар для навчання нейромережі.</p> <p>20. Задача класифікації у випадку лінійно нероздільних множин.</p> <p>21. Вибір структури нейромережі при вирішенні задачі класифікації.</p> <p>22. Градієнтні методи навчання.</p> <p>23. Стохастичні методи навчання.</p> <p>24. Використання генетичних алгоритмів для навчання нейромереж.</p> <p>25. Метод зворотного поширення похибки.</p> <p>26. Навчання нейронних мереж без вчителя.</p> <p>27. Використання нейромереж для вирішення задачі кластеризації.</p> <p>28. Метод “нейроядерної ентропії” для вирішення задачі кластеризації.</p> <p>29. Проблема “мертвих нейронів” та шляхи їх вирішення.</p> <p>30. Проблема локальних мінімумів та шляхи її вирішення.</p>
<b>Опитування</b>	Анкету-оцінку з метою оцінювання якості курсу буде надано по завершенню курсу.

**Схема курсу “Вбудовані нейромережеві пристрої”  
для студентів спеціальності 122 – Комп’ютерні науки**

Тиж.	Тема, план, короткі тези	Форма діяльності (заняття): лекція, лабораторна робота, контрольна робота, дискусія, групова робота	Література. * Ресурси в Інтернеті	Завдання, год	Термін виконання
1	<b>Вступ у вбудовані системи.</b> Визначення вбудованих систем та їх характеристики, базова структура вбудованої системи, типи вбудованих систем, застосування вбудованих систем	Лекція	[3], [5], [14], сайт курсу	2	кінець поточного тижня
1	<b>Ознайомлення з середовищем розробки Quartus II.</b> Вступне заняття. Ввідний інструктаж з техніки безпеки. Основні етапи реалізації проекту: створення проекту; робота в графічному редакторі; з’єднання елементів схеми, створення модулів користувача; компіляція проекту; під’єднання входів/ виходів схеми до зовнішніх виходів ПЛІС.	Лабораторна робота	[3], [6], [7], сайт курсу	2	кінець поточного тижня
2	<b>Елементна база сучасних ПЛІС.</b> Класифікація ПЛІС, програмовані логічні матриці (ПЛМ), програмована матрична логіка (ПМЛ), базові матричні кристали (БМК), класифікація БМК).	Лекція	[3], [5], [6], [7], сайт курсу	2	кінець поточного тижня
2	<b>Вивчення лабораторного стенду DE0 для програмування ПЛІС FPGA сімейства Cyclone III</b> Архітектура лабораторного стенду	Лабораторна робота	[3], [6], [8], сайт курсу	2	кінець поточного тижня

	(ЛС) DE0; програмування FPGA сімейства Cyclone III на ЛС DE0; індикатори, кнопки, перемикачі, пам'ять ЛС DE0; реалізація двійкових суматорів (RCA, CLA) на ПЛІС FPGA).				
3	<b>Архітектура ПЛІС FPGA.</b> Структура кристалу ПЛІС FPGA; типи програмованих ключів; таблиці пошуку LUT; реалізація з'єднань логічних елементів в FPGA; користувацькі розняття ПЛІС FPGA).	Лекція	[3], [5], [6], [7], сайт курсу	2	кінець поточного тижня
3	<b>Проектування лічильників і регістрів на основі ПЛІС FPGA в середовищі розробки Quartus II.</b> Сумуючі, віднімаючі лічильники з послідовним, наскрізним і паралельним перенесенням; реверсивні і кільцеві лічильники; регістри перетворення послідовного коду в паралельний, паралельного коду в послідовний.	Лабораторна робота	[3], [6], [7], [8], сайт курсу	2	кінець поточного тижня
4	<b>Архітектура ПЛІС FPGA сімейства Cyclone III.</b> Основні параметри ПЛІС FPGA сімейства Cyclone III; логічні елементи і блоки масивів логіки; блоки пам'яті кристалу; вбудовані блоки множення; глобальні тактові мережі.	Лекція	[3], [6], [7], [8], сайт курсу	2	кінець поточного тижня
4	<b>Проектування і реалізація матричних перемножувачів на основі ПЛІС FPGA в середовищі Quartus II.</b> Перемножувально-сумуючі блоки; вбудовані перемножувачі ПЛІС FPGA сімейства Cyclone III.	Лабораторна робота	[3], [6], [7], [8], сайт курсу	2	кінець поточного тижня
5	<b>Області використання нейронних мереж для вирішення задач опрацювання даних. Одношарові нейронні мережі прямого поширення.</b> Математичні моделі нейронів, функції активації, методи навчання.	Лекція	[1], [2], [12], [13], сайт курсу	2	кінець поточного тижня
5	<b>Реалізація однеюнейронної мережі для вирішення задачі класифікації даних.</b>	Лабораторна робота	[1], [2], [12], [13], сайт курсу	2	кінець поточного тижня
6	<b>Багатошарові нейронні мережі прямого поширення.</b> Методи навчання, проблеми що виникають при навчанні та їх усунення.	Лекція	[1], [2], [13], сайт курсу	2	кінець поточного тижня
6	<b>Дослідження впливу параметрів мережі та методів навчання при вирішенні задачі класифікації.</b>	Лабораторна робота	[1], [2], [12], [13], сайт курсу	2	кінець поточного тижня
7	<b>Багатошарові нейронні мережі.</b> Структура мереж, методи навчання, приклади використання, лінійно нероздільні задачі.	Лекція	[2], [9], [10], сайт курсу	2	кінець поточного тижня
7	<b>Реалізація багатошарової нейронної мережі для класифікації</b>	Лабораторна робота	[2], [10], [11], сайт курсу	2	кінець поточного тижня

	даних.				ТИЖНЯ
8	<b>Одно- та багатошарові нейронні мережі у випадку навчання без вчителя.</b> Структура мереж методи навчання, приклади структур).	Лекція	[1], [2], [13], сайт курсу	2	кінець поточного тижня
8	<b>Реалізація нейронної мережі для вирішення задачі прогнозування.</b>	Лабораторна робота	[1], [2], [13], сайт курсу	2	кінець поточного тижня
9	<b>Основні концепції мови VHDL. Типи даних, вирази і оператори в VHDL.</b> Алфавіт мови VHDL; прості і складні типи даних; масиви і записи; константи, сигнали і змінні; структура проекту мовою VHDL; архітектура проекту; послідовні оператори; паралельні оператори.	Лекція	[3], [4], [6], [7], [8], сайт курсу	2	кінець поточного тижня
9	<b>Модульна контрольна робота №1.</b>	Контрольна робота	сайт курсу	2	під час заняття
10	<b>Представлення комбінаційної логіки мовою VHDL.</b> Реалізація мовою VHDL логічних функцій, мультиплексорів, дешифраторів, цифрових компараторів, суматорів).	Лекція	[3], [4], [6], [7], [8], сайт курсу	2	кінець поточного тижня
10	<b>Проектування цифрових пристроїв комбінаційного типу мовою VHDL в середовищі QUARTUS II.</b> Введення і редагування текстового опису проекту; вікно текстового редактора; приклад проектування цифрових пристроїв мовою VHDL.	Лабораторна робота	[3], [4], [5], [7], [8], сайт курсу	2	кінець поточного тижня
11	<b>Представлення цифрових пристроїв послідовнісного типу мовою VHDL. Пакети, процедури та функції в мові VHDL.</b> Пакети, процедури, функції; приклади їх використання; проектування та реалізація мовою VHDL тригерів, регістрів, лічильників, цифрових автоматів.	Лекція	[3], [4], [6], [7], [8], сайт курсу	2	кінець поточного тижня
11	<b>Проектування цифрових пристроїв послідовнісного типу мовою VHDL в середовищі QUARTUS II.</b> Реалізація мовою VHDL тригерів, регістрів, лічильників, цифрових автоматів.	Лабораторна робота	[3], [4], [5], [7], [8], сайт курсу	2	кінець поточного тижня
12	<b>Алгоритми реалізації компонент нейронних мереж і нейронів на ПЛІС FPGA.</b> Алгоритми реалізації функцій активації нейронів, суми зважених добутоків нейронів.	Лекція	[3], [8], [15], [16], сайт курсу	2	кінець поточного тижня
12	<b>Дослідження запам'ятовуючих пристроїв ПЛІС сімейства Cyclone III в середовищі Quartus II.</b> Блоки пам'яті в ПЛІС FPGA сімейства Cyclone III; реалізація	Лабораторна робота	[3], [4], [6], [7], сайт курсу	2	кінець поточного тижня

	ПЗП, ОЗП на основі мегафункцій.				
13	<b>Нейронні мережі радіальних базисних функцій.</b> Приклади використання.	Лекція	[2], [10], сайт курсу	2	кінець поточного тижня
13	<b>Реалізація нейромереж з РБФ для вирішення задач апроксимації та прогнозування.</b>	Лабораторна робота	[2], [10], сайт курсу	2	кінець поточного тижня
14	<b>Нейронні мережі при навчанні без вчителя.</b> Структура мереж, методи навчання, приклади використання.	Лекція	[1], [2], [11], сайт курсу	2	кінець поточного тижня
14	<b>Реалізація нейронної мережі для вирішення задачі кластеризації даних.</b>	Лабораторна робота	[1], [2], [13], сайт курсу	2	кінець поточного тижня
15	<b>Використання рекурентних нейронних мереж для опрацювання даних.</b>	Лекція	[1], [2], [10], [13], сайт курсу	2	кінець поточного тижня
15	<b>Реалізація нейронної мережі для вирішення задачі кластеризації даних.</b>	Лабораторна робота	[1], [2], [9], [10], сайт курсу	2	кінець поточного тижня
16	<b>Згорткові нейронні мережі, спайкові нейронні мережі.</b> Структура, методи їх навчання та основні застосування.	Лекція	[1], [13], сайт курсу	2	кінець поточного тижня
16	<b>Модульна контрольна робота №2.</b>	Контрольна робота	сайт курсу	2	під час заняття