МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
Львівський національний університет імені Івана Франка
Факультет електроніки та комп'ютерних технологій
Кафедра системного проектування

Затверджено
На засіданні кафедри системного проектування
факультету електроніки та комп'ютерних технологій
Львівського національного університету імені Івана Франка
(протокол № 1 від 28.08 2023 р.)

Завідувач кафедри:
_____ Роман ШУВАР

Силабус з навчальної дисципліни
"Архітектура обчислювальних систем та комп'ютерна схемотехніка",
що викладається в межах ОПП "Комп'ютерні науки" першого (бакалаврського) рівня вищої освіти для здобувачів з спеціальності 122 – Комп'ютерні науки

Львів 2023 р.

Назва дисципліни	Архітектура обчислювальних систем та комп’ютерна схемотехніка
Адреса викладання дисципліни	Корпус факультету електроніки та комп'ютерних технологій, Львівський національний університет імені Івана Франка, вул. Драгоманова 50, м. Львів, 79005
Факультет та кафедра, за якою закріплена дисципліна	Факультет електроніки та комп'ютерних технологій Кафедра системного проектування
Галузь знань, шифр та назва спеціальності	12 – Інформаційні технології 122 – Комп'ютерні науки
Викладачі дисципліни	Коман Богдан Петрович, доктор фіз.-мат. наук, професор, професор кафедри системного проектування
Контактна інформація викладачів	bohdan.koman@lnu.edu.ua ; bkoman@gmail.com
Консультації з питань навчання по дисципліні відбуваються	Консультації в день проведення лекцій/лабораторних занять (за попередньою домовленістю): ауд. 205, корпус факультету електроніки та комп'ютерних технологій, вул. Драгоманова 50, м. Львів
Сторінка курсу	https://moodle.elct.lnu.edu.ua/course/view.php?id=138
Коротка анотація дисципліни	**Предметом** вивчення навчальної дисципліни є структурна організація обчислювальних систем(ОС) з позицій програміста і користувача та їх схемотехнічне забезпечення на базі арифметичних та логічних мікроелектронних схем. Вивчаються типи архітектур ОС та методи їх удосконалення. Розглядаються принципи побудови, функціонування логічних та запам’ятовуючих елементів, типових функціональних вузлів, аналого-цифрових і цифро-аналогових перетворювачів, електронної памяті, мікропроцесорів, інтерфейсних контролерів. Вивчаються, наукові, технічні і практичні передумови створення обчислювальних систем, їх еволюція та характеристики. Студенти вивчають принципи програмного управління ОС, режими їх роботи, системи перетворення програм. Розглядається програмне забезпечення сучасних комп’ютерів, машинно-орієнтований асемблер, що дозволяє глибше зрозуміти архітектуру ОС та зрозуміти взаємодію їх компонентів при виконанні програм.
Інформація про дисципліну	Дисципліна «Архітектура обчислювальних систем та комп’ютерна схемотехніка» є нормативною дисципліною спеціальності 122 Комп'ютерні науки для освітньої програми “Комп'ютерні науки”, яка викладається у 2 семестрі в обсязі 4 кредитів (за Європейською Кредитно-Трансферною Системою ECTS
Мета та цілі дисципліни	**Метою** викладання навчальної дисципліни є одержання студентами знань про архітектурні принципи побудови сучасних обчислювальних систем, арифметичні, логічні та схемотехнічні основи комп’ютерної схемотехніки, типові функціональні вузли, електронну пам ять та ін. **Цілі:** забезпечити ознайомлення студентів з архітектурними принципами

	побудови комп'ютерних систем, основами комп'ютерної схемотехніки, принципами функціонування елементів та вузлів комп'ютера, а також мікропропроцесорів. Навчити студентів будувати логічні схеми на базі електронних елементів, оцінювати їх характеристики та аналізувати архітектурні принципи побудови комп'ютерів з позицій їх продуктивності.
Література для вивчення дисципліни	1. Коман Б.П. Функціональні елементи інформаційних систем на базі напівпровідникової електроніки: навчальний посібник / Б.П.Коман – Львів: ЛНУ ім. Івана Франка, 2018– 794 с. 2. Коман Б.П. Основи комп'ютерної електроніки: підручник / Б.П.Коман, М.Я. Мисько – Львів: ЛНУ імені Івана Франка, 2019–430с. 3. John L. Hennessy and David Patterson (**2023**). Computer Architecture: A Quantitative Approach (Fourth ed.). Morgan Kaufmann. 4. Таратака В.Д. Архітектура комп ютерних систем: навч. посібник-Житомир:ЖДТУ, 2018.-383с. 5. Гололобов Д.О. Основи комп'ютерної техніки та програмування мікропроцесорів: навч. посіб. / Д.О. Гололобов –К.: Держ. Університет телекомунікацій, 2019-58 с. 6. Бабич М.П., Жуков І.А. Комп'ютерна схемотехніка: Навч. посіб. – К : «МК – Прес», 2004. – 412с. 7. Andrew S. Tanenbaum. Structured Cjmputer Organization. Fourth Edition.Prentice Hall PTR Upper Saddle River, New Jersey 07458 8. Computer Architecture: Fundamentals and Principles of Computer Design, (routledge.com) 9. Кравець В.О., Рисований О.М. Системне програмування. Асемблер під Win 32API. Навч.посіб.-Х.: НТУ Х П І, 2008 -512 с. 10. Рикалюк Р.Є. Архітектура комп'ютерів : Текст лекцій. – Львів : Видавничий центр ЛНУ, 2002. – 158с. 11. Essentials of Computer Architecture | Douglas Comer | Taylor & Francis (taylorfrancis.com). 12. Литвин І.І.Інформатика: теоретичні основи і практикум. Підручник. – Львів : «Новий світ – 2004» , 2004. – 304. 13. Жихаревич В.В. Архітектура комп'ютерів: лабораторний практикум.-Чернівці: ЧНУ, 2010. – 126 с. Інформаційні ресурси 1. Internet – джерела. 2. Наукова бібліотека Львівського національного університету імені Івана Франка (https://www.lnulibrary.lviv.ua/to-users-2/paid-services/internet/). 3. Львівська національна наукова бібліотека України імені Василя Стефаника (https://www.lsl.lviv.ua/index.php/uk/elektronni-resursy1/). 4. ISCA: Proceedings of the International Symposium on Computer Architecture 5.Micro: IEEE/ACM International Symposium on Microarchitecture 6.HPCA: International Symposium on High Performance Computer Architecture.

	7. Explore computers - Training | Microsoft Learn 8. Introduction to Azure virtual machines - Training | Microsoft Learn 9. Multi-platform images | Docker Documentation 10. Multi-architecture images in your registry - Azure Container Registry 11. Build a containerized web application with Docker - Training | Microsoft Larn
Обсяг курсу	Загальний обсяг 120 год. Усього 64 години аудиторних занять: з них 32 години лекцій, 32 години лабораторних робіт; самостійної роботи 56 годин
Очікувані результати навчання	Після завершення цього курсу студент буде: **знати: основні типи архітектур ОС;** методи оцінювання продуктивності ОС; прості моделі і систему параметрів логічних елементів; функціональні вузли комбінаційного типу; типи і структуру запам'ятовуючих пристроїв; структуру і функціонування мікропроцесорних систем; принципи роботи основних функціональних вузлів комп'ютера; класифікацію архітектур комп'ютерів та аналіз архітектурних принципів; інформаційно-логічні основи побудови комп'ютерів; принципи функціонування конвеєрних систем обробки даних; типи паралелізмів; сучасний стан архітектурних розробок; **уміти:** оцінювати статичні параметри логічних елементів та їх швидкодію; визначати основні характеристики цифрових мікросхем; мінімізувати булеві функції; створювати комбінаційні схеми; тестувати комп'ютер з метою отримання загальної інформації; аналізувати типи архітектур комп'ютерів з точки зору оптимізації параметрів комп'ютера. Після вивчення даного курсу здобувачі набудуть таких Загальних (ЗК), Спеціальних/Фахових (СК) компетентностей та Програмних результатів навчання (ПР): ЗК2. Здатність застосовувати знання у практичних ситуаціях. ЗК3. Знання та розуміння предметної області та розуміння професійної діяльності. ЗК11. Здатність приймати обґрунтовані рішення. ЗК12. Здатність оцінювати та забезпечувати якість виконуваних робіт. СК 3. Здатність до логічного мислення, побудови логічних висновків, використання формальних мов і моделей алгоритмічних обчислень, проектування, розроблення й аналізу алгоритмів, оцінювання їх ефективності та складності, розв'язності та нерозв'язності алгоритмічних проблем для адекватного моделювання предметних областей і створення програмних та інформаційних систем. СК 12. Здатність забезпечити організацію обчислювальних процесів в інформаційних системах різного призначення з урахуванням архітектури, конфігурування, показників результативності функціонування операційних систем і системного програмного забезпечення. СК 13. Здатність до розробки мережевого програмного забезпечення, що функціонує на основі різних топологій структурованих кабельних систем, використовує комп'ютерні системи і мережі передачі даних та аналізує якість роботи комп'ютерних мереж. ПР 13. Володіти мовами системного програмування та методами розробки програм, що взаємодіють з компонентами комп'ютерних систем, знати мережні технології, архітектури комп'ютерних мереж, мати практичні навички технології адміністрування комп'ютерних мереж та їх програмного забезпечення.

	ПР 15. Розуміти концепцію інформаційної безпеки, принципи безпечного проектування програмного забезпечення, забезпечувати безпеку комп'ютерних мереж в умовах неповноти та невизначеності вихідних даних.
Ключові слова	Архітектура, обчислювальна система, комп'ютер, комп'ютерна схемотехніка, логічні елементи, функціональні вузли, булеві функції, інформація, запам'ятовуючі пристрої, мікропроцесор, тригер, шифратор, кеш-пам'ять.
Формат курсу	Очний
Теми	Див. **Схема курсу**
Підсумковий контроль, форма	**Залік** по завершенню семестру
Пререквізити	Для вивчення даного курсу студентам потрібні базові знання з курсів: - вища математика; - дискретна математика; - алгоритмізація та програмування; - фізики; - основ електроніки.
Навчальні методи та техніки, які будуть використовуватися під час викладання курсу	Інформаційні методи (лекція, бесіда, ілюстрація, демонстрація), дедуктивні методи на основі узагальнень, евристичні методи (проблемна лекція), інтерактивні методи (дискусія).
Необхідне обладнання	Для проведення *лекційних* занять: комп'ютер (мінімальні характеристики: процесор Intel Core i3(4 ядра/8 потоків), 8ГБ оперативної пам'яті, 50ГБ вільного місця на диску, відеокарта Nvidia GEFORCE GT1030 2048MB), доступ до мережі Internet, засоби мультимедіа (в т.ч. проектор). Для проведення *лабораторних* занять: комп'ютер (мінімальні характеристики: процесор Intel Core i3(4 ядра/8 потоків), 8ГБ оперативної пам'яті, 50ГБ вільного місця на диску, відеокарта Nvidia GEFORCE GT1030 2048MB), онлайн-доступ до GP GPU-сервера факультету. Необхідне програмне забезпечення включає в себе ОС Windows 10(11), електронну симуляційну лабораторію (Electronic Workbench) Multisim версій 10,11, 12,14, 15.
Критерії оцінювання (окремо для кожного виду навчальної діяльності)	Оцінювання проводиться за 100-бальною шкалою. Бали нараховуються за наступним співвідношенням: • Змістовий модуль 1: до 25 балів за виконання письмового модульного завдання 1 • Змістовий модуль 2: до 25 балів за виконання тестового модульного завдання 2 • Виконання лабораторних робіт: до 50 балів. Підсумкова максимальна кількість балів 100. **Змістовий модуль 1** – самостійна письмова робота студента оформлена у вигляді есе з відповіддю на 2 питання білету обсягом до 5 сторінок, виконаної під час робочого часу. Есе включає в себе детальний виклад питань білету, приведення прикладів, аналіз схем Фінальна версія есе здається студентом у письмовому форматі викладачу для оцінки. Перелік

	питань для змістових модулів див. у розділі **Питання до модульного контролю.** **Змістовий модуль 2** – тестові питання (25) , вибрані студенту комп ютером випадковим методом, які виконуються упродовж часового регламенту (1 питання-1 хв.) Приклад питань до модульного контролю 2 див. у розділі **Питання до модульного контролю.** **Академічна доброчесність:** Очікується, що роботи студентів будуть оригінальними дослідженнями чи міркуваннями. Списування та втручання в роботу інших студентів становлять, але не обмежують, приклади можливої академічної недоброчесності. Виявлення ознак академічної недоброчесності в написанні завдань є підставою для її незарахуванння викладачем, незалежно від масштабів плагіату чи обману. Жодні форми порушення академічної доброчесності не толеруються. **Відвідання занять** є важливою складовою навчання. Очікується, що всі студенти відвідають усі лекції та лабораторні зайняття курсу. Студенти повинні інформувати викладача про неможливість відвідати заняття. У будь-якому випадку студенти зобов'язані дотримуватися термінів визначених для виконання всіх видів робіт, передбачених курсом. **Література.** Уся література, яку студенти не зможуть знайти самостійно, буде надана викладачем виключно в освітніх цілях без права її передачі третім особам. Студенти заохочуються до використання також й іншої літератури та джерел, яких немає серед рекомендованих. **Політика виставлення балів.** Враховуються бали, набрані при поточному контролі та бали за виконання лабораторних робіт. При цьому обов'язково враховуються присутність на заняттях та активність студента під час заняття; недопустимість пропусків та запізнень на заняття; користування мобільним телефоном, планшетом чи іншими мобільними пристроями під час заняття в цілях не пов'язаних з навчанням; списування та плагіат; несвоєчасне виконання поставленого завдання і т. ін. **Оцінювання лабораторних робіт** (13 лабораторних робіт, максимальна кількість балів: 50) відбувається шляхом оцінки роботи студента під час проведення лабораторної роботи в аудиторії (0-5 балів за одну роботу) та захисту звіту по виконаній лабораторній роботі (0-5 балів за одну роботу). У підсумку, всі набрані бали множаться на коефіцієнт (0.384) для переведення у 50-ти бальну шкалу. Бали оцінювання лабораторних робіт нараховуються наступним чином: 5 – студент в повному обсязі володіє навчальним матеріалом, має повне розуміння розглянутої теми, надає правильні відповіді на запитання по темі, приведені схеми адекватні до завдання; 4 – студент достатньо розуміє розглянутий матеріал, присутні неточності та незначні помилки у відповідях на запитання по темі, схеми приведені робочі (або з несуттєвими недоліками); 3 – студент не досить добре розуміє розглянутий матеріал, надає неточні/не конкретні відповіді на запитання по темі, приведені схеми з помірними недоліками; 2 – студент не достатньо розуміє розглянутий матеріал, у більшості приводить помилкові відповіді на питання по темі, приведені схеми не робочі; 1 - студент не розуміє розглянутий матеріал, схеми не приведені; 0 - студент зовсім не засвоїв розглянутий ма теріал.

	Оцінювання змістових модулів (2 змістових модулі, 25 балів за кожний) — за результатами написаних студентом есе, тестів, тощо. Бали оцінювання змістового модуля 1 нараховується за наступним співвідношенням: 25-20 - розглянута тема відтворюється в повному обсязі, правильно, обґрунтовано, логічно, містить аналіз і систематизацію, аргументовані висновки. Засвідчено глибоке володіння матеріалом. Наведені приклади відповідають темі. Можуть бути присутні несуттєві помилки та невідповідності; 20-15 - відтворюється значна частина розглянутої теми. Виявлено знання і розуміння основних положень навчальної дисципліни, проте присутні неточності та/або невідповідності основній темі. 15-10 - відстежується загальне розуміння розглянутої теми. Виявлені множинні неточності та невідповідності змісту. 10-5 – студент погано розуміє розглянуту тему. Виявлені суттєві неточності та невідповідності. 5 – 0 – студент взагалі не розуміє розглянуту тему. Тему не розкрито, кількість викладеного матеріалу не відповідає загальним нормам обраного виду роботи. **Бали оцінювання змістового модуля 2** нараховується : правильна відповідь за 1 питання - 1 бал. Всього питань -25. **Критерії оцінювання результатів неформальної освіти:** Нарахування балів відбувається за написання студентом тез доповідей на конференціях, наукових статей, участь у діяльності наукових гуртків, участь у наукових семінарах та круглих столах, конкурсах, участь у заходах неформальної освіти за отримання сертифікатів про проходження навчання на різних освітніх платформах (Coursera, Prometheus тощо), курсах на провідних IT компаніях за тематикою навчальної дисципліни. Кількість балів визначається відсотком покриття результатів відповідної активності до вимог результатів навчання з навчальної дисципліни.
Питання до модульного контролю	**Вибрані питання змістових модулів:** **змістовий модуль 1:** 1. Інформація. Повідомлення, джерело інформації, приймач, канал зв язку. 2. Обчислювальні системи. Типи ОС. Основні архітектури 3. Схематичне представлення процесу передавання інформації (технічне). 4.Ймовірнісна природа кількості інформації. Біт. Ентропія. 5. Комп'ютер. Архітектура комп'ютера (означення). Типи архітектур. 6. Класична архітектура комп'ютера. 7. Покоління розвитку комп'ютерної електроніки. Основні характеристики. 8. Вплив мікроелектроніки на становлення комп'ютерної схемотехні-

	ки. Закон Мура. 9. Принципи організації та структура комп'ютера. 10. Сигнали. Класифікація сигналів. 11. Різновидності сигналів, що описуються часовою функцією. 12. Аналогова форма подання інформації. 13. Цифрова форма подання інформації. 14. Імпульси, потенціали для представлення цифрових сигналів. Тактові імпульси. 15. Потенціальні та імпульсні сигнали. 16. Способи кодування логічних сигналів. 17. Основи алгебри логіки. Способи реалізації логічних функцій. 18. Способи задання логічних функцій. 19. Булеві логічні функції. Типи базисів. 20. Закони, властивості, тотожності булевих операцій. 21. Позначення головних логічних елементів. 22. Основні конструктивні пристрої ПК та їх характеристика. 23. Види модуляції аналогових сигналів. 24. Цифрові логічні елементи. 25. Діодно-резистивні логічні елементи **АБО**. 26. Діодно-резистивні логічні елементи **І** 27. Логічні елементи **АБО-НЕ** (ДТЛ). 28. Логічні елементи **І-НЕ** (ДТЛ). 29. Схемна реалізація елемента **НЕ**. 30. Головні параметри ЛЕ. 31. Характеристики ЛЕ. 32. Динамічні параметри ЛЕ. 33. Інтегральні параметри ЛЕ. 34. Електронний ключ на БІП-транзисторах (робота). 35. Передавальна характеристика ключа. 36. Швидкодія та завадостійкість ключа.

	37. Транзисторна логіка з безпосередніми зв'язками. 38. Транзисторно-транзисторна логіка. 39. Аналіз амплітудної передавальної характеристики логічного інвертора. 40. Узагальнена будова тригера. 41. Схемотехніка асинхронного RS-тригера. 42. Схемотехніка синхронного RS-тригера. 43. Схемотехніка JK-тригера. 44. D-тригер. 45. Лічильний T-тригер. 46. Дешифратори. 47. Шифратори. 48. Мультиплексори і демультиплексори. 49. Лічильники. 50. Регістри. 51. Суматори. 52. ІМС. Типи, параметри та оцінення складності. **змістовий модуль 2:** типові приклади тестових питань : **1.** Використання кеш-пам'яті ґрунтується на принципах: -обміну інформацією між процесором і пам'яттю; -локалізації в просторі і локалізації в часі; -зменшенні часу доступу; -максимізація коефіцієнта попадання. **2.** Віртуальну пам'ять користувача поділяють на типи: -активні блоки, пасивні блоки, уявні блоки; -оперативну та постійну; -зовнішню та внутрішню; -кеш пам'ять та оперативну. **3.** Мікросхема-декодер виконує функцію:

	-зв'язку процесора з необхідною шиною; -декодування вхідних кодів: -інверсії сигналу в логічному елементі; -зв'язку комп'ютера з зовнішніми пристроями. **Екзаменаційні питання:** 1. Інформація. Повідомлення, джерело інформації, приймач, канал зв'язку. 2. Модель системи передавання інформації на основі ансамблю повідомлень. 3. Схематичне представлення процесу передавання інформації (технічне). 4. Ймовірнісна природа кількості інформації. Ентропія. Біт. 5. Комп'ютер. Архітектура комп'ютера (означення). Типи архітектур. 6. Архітектура класичного комп'ютера. 7. Покоління розвитку комп'ютерної електроніки. Основні характеристики.- 8. Вплив мікроелектроніки на становлення комп'ютерної електроніки. 9. Принципи організації та структура сучасного комп'ютера. 10. Передавання інформації. Сигнали. Класифікація сигналів. 11. Схемна реалізація елемента **НЕ**. 12. Різновиди сигналів, що описуються часовою функцією. 13. Аналогова форма подання інформації. 14. Цифрова форма подання інформації. 15. Потенціальні та імпульсні сигнали. Тактові імпульси. 16. Способи удосконалення архітектури комп'ютерів. 17. Основи алгебри логіки. Моделі реалізації логічних функцій.. 18. Способи задання логічних функцій. 19. Базові логічні функції та їхні властивості. Позначення головних логічних елементів. 20. Логічні елементи **І-НЕ** в реалізації ДТЛ. 21. Основні функціональні пристрої комп'ютера та їх характеристика. 22. Види модуляції аналогових сигналів. Причини низької завадостійкості аналогових сигналів. 23. Цифрові логічні елементи.

	24. Діодно-резистивні логічні елементи (**І, АБО**). 25. Логічні елементи **АБО-НЕ** в реалізації ДТЛ. 26. Головні параметри логічних елементів. 27. Динамічні параметри логічних елементів. 28. Передавальна характеристика ключа. Завадостійкість та швидкодія ключа. 29. Електронний ключ на БІП-транзисторах (схема та функціонування). 30. Транзисторна логіка з безпосередніми зв'язками (ТЛБЗ). 31. Транзисторно-транзисторна логіка (ТТЛ). 32. Аналіз амплітудної передавальної характеристики логічного інвертора. 33. Тригер. Узагальнена будова тригера. 34. Схемотехніка RS-тригера. 35. Схемотехніка JK-тригера. 36. D-тригер. 37. Лічильний Т-тригер. 38. Дешифратори. 39. Шифратори. 40. Мультиплексори і демультиплексори. 41. Лічильники. Логічна структура лічильника. Режими роботи. 42. Регістри. 43. Ієрархічний принцип побудови запам'ятовуючих пристроїв. 44. Основні параметри запам'ятовуючих пристроїв. 45. Класифікація напівпровідникових запам'ятовуючих пристроїв. 46. Запам'ятовуючий елемент статичного БІП-ОЗП. 47. Запам'ятовуючий елемент постійного ЗП.. 48. Способи організації накопичувачів в ЗП. 49. Статичні схеми з матричним накопичувачем. 50. Динамічний ОЗП з матричним накопичувачем. 51. Маскові ПЗП.

	52. Програмовані ЗП типу PROM. 53. Репрограмовані ЗП типу EPROM, EEPROM. 54. Флеш-пам'ять: особливості організації та основні типи. 55. Закони, властивості, тотожності булевих операцій. 56. Мікропроцесори. Означення, функції та основні параметри. 57. Операційна частина мікропроцесора. 58 .Функціональна будова арифметико-логічного пристрою. 59. Структура мікропроцесорної пам'яті. 60. Інтерфейсна частина мікропроцесора. 61. Структура МП i8066. 62. Основи мікропроцесорних систем. 63. Основи структури мікроконтролера. 64. Призначення контролерів переривань та прямого доступу в МП-системах. 65. Основні характеристики ЗП підвищеної швидкодії. 66. Вхідна та вихідна характеристики логічного елемента. 67. Характеристика МП типу CISC. 68. Характеристика МП типу Pentium, Pentium Pro, Pentium MMX, Pentium 11. 69. Характеристика МП типу Pentium *111*, Pentium 4. 70. Технології HT та гіперконвейєрного оброблення. 71. Шини розширень. 72. Локальні шини. 73 . Периферійні шини. 74. Універсальні послідовні шини. 75. Послідовна шина USB. 76. Стандарт IEEE (Fire Wire). 77. Послідовний інтерфейс SATA. 78. Послідовний інтерфейс SAS. 79. Сімейство послідовних інтерфейсів PCI Express.

	80. Безпровідні інтерфейси. 81. Інтерфейс IrDA. 82. Інтерфейс Bluetooth. 83. Інтерфейс WUSB. 84. Сімейство інтерфейсів WI FI. 85. Інтерфейс WI Max. 86. Синхронний та асинхронний SR-тригери. 87. Джерела вторинного електроживлення. Основні характеристики. Типи випрямлячів електроживлення. 88. Імпульсні джерела електроживлення. 89. Джерела електроживлення конструктиву ATX. 90. Особливості флеш пам'яті Strata Flash/
Опитування	Анкету-оцінку з метою оцінювання якості курсу буде надано по завершенню курсу.

Схема курсу “Архітектура обчислювальних систем та комп'ютерна схемотехніка” для студентів спеціальності 122 – Комп'ютерні науки

Тиж.	Тема, план, короткі тези	Форма діяльності (заняття)	Література. Ресурси в Інтернеті	Завдання (лабораторна робота), год	Термін виконання
1	**Вступ.** *Електроніка та інформація.* Покоління розвитку комп’ютерної електроніки. З-н Мура. Обчислювальні системи(ОС). Класифікація ОС. Форми передавання інформації в комп ютерах. Сигнали. Аналогова та цифрова форми подання інформації.	Лекція	1- 3, 4, 5, 6, 7, 11. 1-3,11,7.	***Вступне заняття.*** Інструктаж з техніки безпеки для роботи в лабораторії комп’ ютерної електроніки. Ознайомлення студентів з експериментальною базою лабораторії та методикою роботи в електронній лабораторії Multisim	1 тиж. семестру
2	*Подання інформації у комп’ ютерних системах.* Арифметичні та логічні основи подання інформації у комп’ютерних системах. Закони для булевих операцій. Задавання логічних функцій. Позначення логічних елементів. Конструювання логічних елементів **НЕ, І, АБО** з використанням вентилів **НЕ-І** чи вентилів **НЕ-АБО**.	Лекція	1- 3, 4, 5, 6, 10, 13 1-3,5,8, 9.	**Лабораторна робота №1.** Архітектура ЕВМ та системи команд. Вивчення функціональної організації комп’ютера. Оптимізація та тестування комп’ютерної системи. Основи мови Асемблер	2 тиж. семестру
3	*Функціональна організація комп’ютера. Архітектура комп’ ютера.* Типи архітектур. Класична архітектура ЕВМ. Особливості Нейманівської та гарвардської архітектур. Класифікація архітектур за взаємодією: 1) ЦП, ОП, ПП 2) потоку команд і потоку даних.	Лекція	1, 2, 6,7, 9, 12. 1-3, 7,8, 10.	**Лабораторна робота № 2**. Схемотехніка базових логічних елементів. Дослідження логічних схем.	3 тиж. семестру
4	*Кодування даних в комп’ютері.* Принцип програмного управління. Взаємодія та управління процесами. Послідовні та паралельні процеси.	Лекція	1, 3,4, 6, 8, 9, 10,11. 1-3, 5,8, 9.	**Лабораторна робота № 3**. Вивчення ключових режимів роботи біполярних транзисторів та ознайомлення з принципами роботи логічних інверторів	4 тиж. семестру
5	*Еволюція архітектур* ОС. *Захищений режим і організація пам яті.* Мультизадачність. Переривання. Динамічний паралелізм.	Лекція	1, 5, 6, 7, 8, 9, 10, 11-13 1-3, 4-8,11.	**Лабораторна робота № 4**. Електронні пристрої на логічних елементах.	5 тиж. семестру
6	*Електроніка базових функціональних елементів.* Діоди, транзистори, ІМС. Схеми увімкнення. Основи напівпровідникової мік-	Лекція	1, 2, 3, 5, 6, 7, 9, 10,11 1-3, 4, 6, 9, 11.	**Лабораторна робота №5.** Дослідження тригерів.	6 тиж. семестру

	роелектроніки. Особливості виконання закону Мура. Типи ІМС, їх класифікація. Проблеми мініатюризації. Основи наноелектронної бази.				
7	*Аналогові та цифрові схеми комп'ютерної електроніки.* Цифрові логічні елементи та їх параметри.. Елементи АБО, І, НЕ. Електронні ключі. Схемотехніка ЕЗЛ,ТТЛ, ТЛБЗ, $І^2$Л. Генератор тактових імпульсів.	Лекція	1, 2, 3, 4, 5, 6, 7, 12. 1-3, 6,7,10, 11.	**Лабораторна робота № 6.** Вивчення функціональних можливостей цифрових і аналогових мікросхем. Визначення основних параметрів інтегральних схем.	7 тиж. семестру
8	*Організація пам яті в комп' ютері. Ієрархічний принцип побудови пам' яті.* Параметри ЗП. Концепція багаторівневої пам' яті. Надоперативна пам' ять з прямим та асоціативним доступом. Віртуальна пам' ять. Кеш-пам ять.. Тенденції розвитку пам яті комп ютера.	Лекція	1, 2, 3, 4, 5, 6, 9, 10. 1-3, 7, 8, 9, 10.	**Лабораторна робота №7.** Арифметичні команди та команди передачі управління процесором	8 тиж. семестру
9	*Напівпровідникова ам'ять. Принцип функціонування. Типи ЗП елементів.* Способи організації накопичувачів. Структурні схеми ЗП. Постійні ЗП. Репрограмовані ЗП(EPROM, EEPROM). Динамічні ЗП підвищеної швидкодії. Кеш пам'ять. Флеш – пам'ять.	Лекція	1, 2, 3, 4, 5, 6, 9, 10. 1-3, 4, 5, 6. 10.	Підсумкове заняття ЗМ 1	9 тиж. семестру
10	*Комбінаційні та послідовнісні функціональні вузи комп'ютерної електроніки.* Дешифратори. Шифратори. Мультиплексори та демультиплексори.	Лекція	1, 2, 3, 4, 5, 6. 1-3, 5,7, 11.	**Лабораторна робота № 8.** Вивчення арифметико – логічних пристроїв	10 тиж. семестру
11	*Комбінаційні та послідовнісні функціональні вузи комп'ютерної електроніки.* Тригери. Лічильники. Регістри. Суматори. Програмовані логічні ІМС.	Лекція	1, 2, 3, 4, 5. 1-3, 5,6, 9,10.	**Лабораторна робота № 9** Дослідження режимів роботи регістрів пам'яті та регістрів зсуву	11 тиж. семестру
12	*Мікропроцесори. Функції, головні параметри. Фізична і функціональна структура.* Операційна та інтерфейсна частина МП. Арифметико-логічний пристрій. Мікропроцесорна пам' ять. Універсальні регістри.	Лекція	1, 3, 4, 5, 6, 9, 10, 11, 12. 1-3, 4, 5, 8.10.	**Лабораторна робота № 10** Вивчення лічильників	12 тиж. семестру
13	*Процесор і8066.* Командний і машинний цикли. МП-система. Мікроконтролери.	Лекція	1, 3, 4, 5, 6,7, 9,12. 1-3,7,8,	**Лабораторна робота № 11** Дослідження роботи оперативного запам'ятовуючого пристрою	13 тиж. семестру
14	*Інтерфейсні системи ЕВМ.*	Лекція	1, 2, 3, 4, 5, 6, 7, 10,13.	**Лабораторна робота**	14 тиж.

	Параметри та характеристики. Типи інтерфейсів.Шини розширень. Локальні шини. Периферійні шини. Безпровідні інтерфейси. Універсальні послідовні шини. Послідовний інтерфейс SATA та SAS, PCI Expres. Безпровідні інтерфейси.		1-3, 8,9, 11.	**№ 12** Дослідження режимів роботи регістрів, лічильників та ОЗП на базі лабораторного стенду	семестру
15	*Паралелізм як основа високопродуктивних обчислень.* Класифікація паралельних ОС. Рівні паралелізму: завдання, програми, команд. Профіль паралелізму програми. Прискорення, завантаження, якість. Закон Амдала та Густафсона.	Лекція	1, 2, 3, 4, 5, 6, 9, 10. 1-3, 4, 7, 9, 10.	**Лабораторна робота № 13** Обчислення простих арифметичних виразів на асемблері	15 тиж. семестру
16	*Процесори для високопродуктивних ОС.* Багатоядерні процесори. Особливості графічних процесорів. Еволюція та основні тенденції розвитку мікропроцесорної техніки.	Лекція	1, 2, 3, 4, 10 ,11, 12. 1-3, 4, 7, 9, 10,11.	ЗМ 2. Підсумкове заняття	16 тиж. семестру